

MSP430

System zegarowy, tryby pracy energooszczędnej

Kontynuujemy cykl wykładów na temat procesora MSP430 firmy Texas Instruments. W tym artykule zostaną omówione system zegarowy, oraz tryby pracy energooszczędnej w mikrokontrolerach z serii 1xxx. Wszystkie przykłady programów i konfiguracje sprzętowe wykonano w oparciu o dostępną w ofercie AVT płytkę ewaluacyjną eMeSPek.

Płytkę eMeSPek jest wyposażona w dwa rezonatory kwarcowe: 32768 Hz (X2) oraz 6 MHz (X1). Mogą one zamiennie być podłączane do wejść XIN, XOUT mikrokontrolera. Wyboru, który z rezonatorów ma być aktywny dokonuje się odpowiednio łącząc lub rozłączając zworki JP5 i JP6. Aby załączyć rezonator X1 należy połączyć wyprowadzenia 2-3 zworek JP5 i JP6, natomiast połączenie wyprowadzeń 1-2 powoduje załączenie rezonatora X2. Na płytce PCB wyprowadzenia 1 zworek są oznaczone trójkącikiem. Płytkę eMeSPek wymaga niewielkiej modyfikacji. Na fot. 1 linią oznaczono połączenie, które należy wykonać za pomocą srebrzanki. W ten sposób zostanie wykonane brakujące połączenie masy do kondensatora odsprzęgającego zasilanie.

Sygnały zegarowe

Generator zegarowy w MSP430 może pracować w następujących konfiguracjach: bez żadnych komponentów zewnętrznych, z jednym rezystorem ustalającym częstotliwość, jednym lub dwoma oscylatorami kwarcowymi, z jednym lub dwoma rezonatorami ceramicznymi. Generator, zależnie od wersji mikrokontrolera, może pracować z dwoma lub trzema z wymienionych elementów ustalających częstotliwość jego pracy. Wewnętrzne sygnały zegarowe tworzy i zarządza nimi moduł *Basic Clock Module*, w skrócie BCM. Na jego wewnętrznych wyjściach dostępne są następujące sygnały sterujące pracą CPU i układów peryferyjnych:

- ACLK (Auxiliary Clock), zegar pomocniczy. Jego źródłem jest LFXT1CLK. Może być programowo konfigurowany jako zegar modułów peryferyjnych.
- MCLK (Main Clock), zegar CPU, oraz systemu. Jego źródłem jest LFXT1CLK,

bądź DCO, bądź; o ile jest dostępny; XT2CLK.

- SMCLK (Sub-Main Clock), zegar przeznaczony do pracy z modułami peryferyjnymi. Jego źródłem jest DCO, bądź XT2CLK. W przypadku, gdy XT2CLK, jest niedostępny to źródłem sygnału jest przejmujący funkcję XT2CLK, sygnał LFXT1CLK.

Moduł *Basic Clock* konfigurowany jest przy pomocy rejestrów DCOCTL1, BCSCCTL1, BCSCCTL2, IE1, IFG1, oraz rejestru systemowego SR. Bity SCG0, SCG1, OSCOFF, CPUOFF rejestru SR odpowiadają za wyłączenie wewnętrznych sygnałów zegarowych ACLK, MCLK, SMCLK, generatora DC oraz oscylatora DCO i są ściśle powiązane z trybami pracy energooszczędnej. Przy pomocy bitów pozostałych rejestrów można min.: konfigurować źródła sygnałów zegarowych, dokonywać podziału ich częstotliwości (przez 1, 2, 4, 8), czy też zmieniać parametry pracy DCO.

Źródła sygnałów zegarowych

Mikrokontroler MSP430f1232 znajdujący się na płytce eMeSPek posiada możliwość korzystania z dwóch źródeł sygnałów zegarowych. Są to wewnętrzny generator kwarcowy DCO, oraz wewnętrzny sygnał identyfikowany jako LFXT1CLK.

LFXT1CLK – konfiguracja

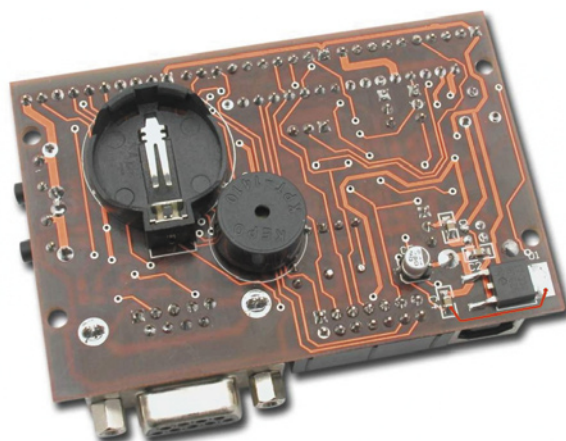
Sygnał zegarowy LFXT1CLK generowany jest z wykorzystaniem zewnętrznego rezonatora kwarcowego. Generator może pracować z wykorzystaniem rezonatora „zegarkowego” i wówczas należy włączyć tryb LF (XTS=0). Jeśli częstotliwość zegarowa ustalana jest przez rezonator ceramiczny o częstotliwości 0,45...8 MHz lub oscylator kwarcowy 1...8 MHz, to wówczas należy włączyć tryb HF (XTS=1). Wyboru dokonuje się poprzez zmianę wartości bitu XTS w rejestrze BCSCCTL1. Jeśli LFXT1CLK nie jest używany jako źródło sygnałów zegarowych MCLK, oraz SMCLK to może zostać wyłączony (OSCOFF = 1 w rejestrze SR).

W przypadku pracy w trybie HF, zaleca się montaż zewnętrznych kondensatorów o pojemności sugerowanej przez producenta zastosowanego oscylatora/rezonatora. W trybie LF moduł *Basic Clock* posiada wewnętrzne kondensatory o pojemności 12 pF (rys. 2) i montaż zewnętrznych kondensatorów nie jest konieczny.

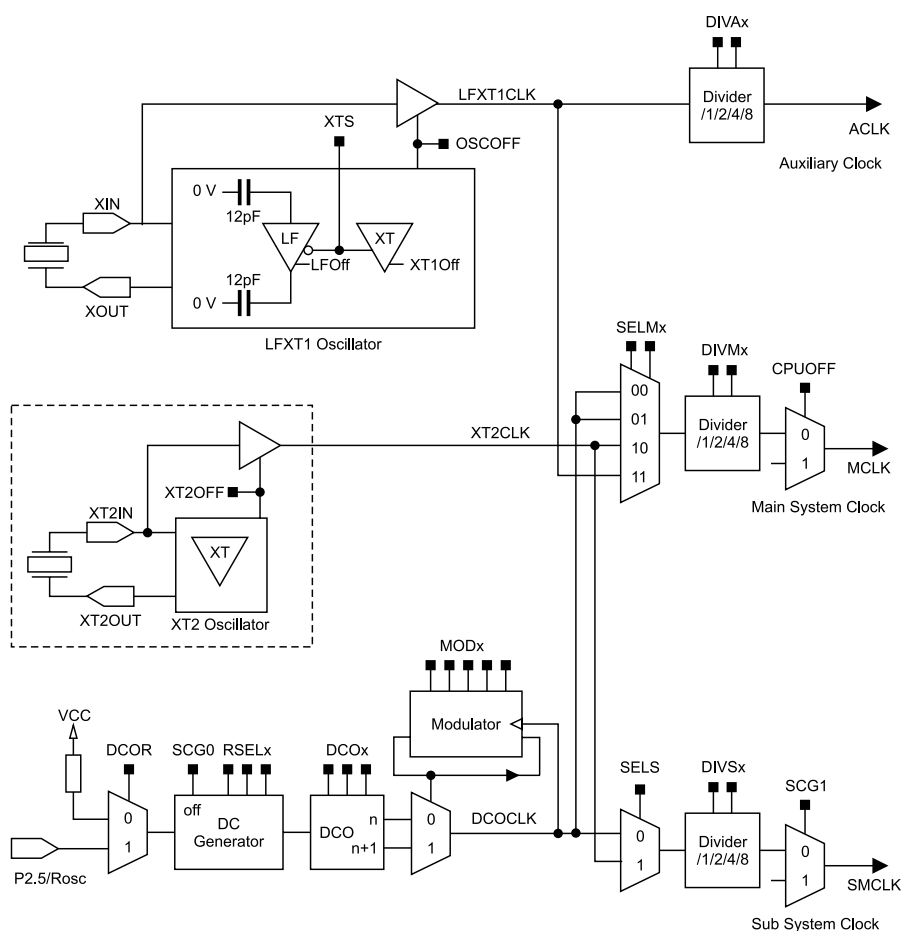
Alternatywnie źródłem sygnału zegarowego może być zewnętrzny generator. W takiej sytuacji sygnał doprowadza się do wejścia XIN. Również i w tym przypadku należy wybrać tryb pracy HF lub LF. Z doświadczeń autora wynika, że układ zachowuje się stabilnie w trybie LF, gdy częstotliwość jest niższa niż 40 kHz, a w trybie HF, gdy mieści się w zakresie 100 kHz...6 MHz.

LFXT1CLK – tryb pracy LF

Po starcie mikrokontrolera LFXT1CLK jest skonfigurowany w trybie pracy LF i jest źródłem sygnału ACLK (źródłem pozostałych sygnałów, tj. MCLK i SMCLK jest generator DCO). Pierwszy przykład programowania umożliwił samodzielny pomiar częstotliwości sygnałów ACLK i SMCLK generowanych przez układy w strukturze MSP430. Aby program pracował poprawnie należy zewrzeć JP5 i JP6 w pozycji 1-2 oraz wgrać program o nazwie LFXT1CLK.eww (płyta CD). Procedura programowania była opisana w poprzednim artykule. Program poza sygnalizacją pracy w postaci migoczącej diody, wybiera tryb LF dla LFXT1CLK oraz wystawia na zewnątrz sygnały zegarowe ACLK i SMCLK. Po zaprogramowaniu modułu eMeSPek można samodzielnie zmierzyć częstotliwość sygnałów: ACLK na P2.0 (nóżka 8), SMCLK na P1.4 (nóżka 25) i MCLK na P1.3 (nóżka 24; częstotliwość diody pomnożona przez 1000).



Fot. 1. eMeSPek zmiany



Rys. 2. Schemat Blokowy BCM

Program LFXT1CLK.eww, nie zmienia źródeł sygnałów MCLK i SMCLK. Pozostawiana jest nastawa domyślna, tzn. ich źródłem jest DCO. Istnieje możliwość zmiany na LFXT1CLK. Można to zrobić modyfikując wartości bitów SELMx oraz SELS w rejestrze BCSCCTL2 – bitom tym należy przypisać logiczną „1”.

LFXT1CLK – tryb pracy HF

Kolejny przykład programowania dotyczy trybu HF pracy mikrokontrolera. Aby uruchomić program należy przełączyć zworki JP5 i JP6 w pozycję 2-3. Następnie w przykładzie programowania zmienić wartość bity XTS z „0” na „1”. Po skompilowaniu i zaprogramowaniu procesora można ponownie wykonać pomiar sygnałów na opisanych wyżej wyjściach. Częstotliwość MCLK i SMCLK wynosi (jak poprzednio) ok. 720 kHz, a źródłem tych sygnałów jest DCO. Częstotliwość ACLK jest równa częstotliwości oscylatora kwarcowego i wynosi 6 MHz.

Zmiana źródła sygnałów MCLK oraz SMCLK z DCO na LFXT1CLK nie jest już taka prosta jak to miało miejsce w trybie LF. Co prawda również i tym razem należy bity SELM0, SELM1 oraz SELS ustawić na wartość „1”, jednakże w przypadku sygnału MCLK to nie wystarczy. Wymagana jest inicjalizacja oscylatora zgodna z poniższą procedurą:

1. Jeśli oscylator był wyłączony to należy go wyłączyć tj. wyzerować bit OSCOFF w rejestrze SR.
2. Wyzerować flagę błędu oscylatora (OFLAG=0)
3. Odczekać przez czas dłuższy niż, 50 μ s.
4. Sprawdzić flagę błędu oscylatora. Jeśli jest ona ustawiona, to wrócić do pkt. 2, w przeciwnym wypadku zakończyć inicjalizację.

W programie inicjalizację/przełączenie oscylatora zawierają linie 41...46. Aby ją uru-

chomić należy usunąć komentarz i skompilować program. Zmierzona wartość wszystkich sygnałów zegarowych (ACLK, SMCLK, MCLK) wynosi 6 MHz, co jest dowodem na to, że ich źródłem jest LFXT1CLK.

LFXT1CLK – detekcja błędów

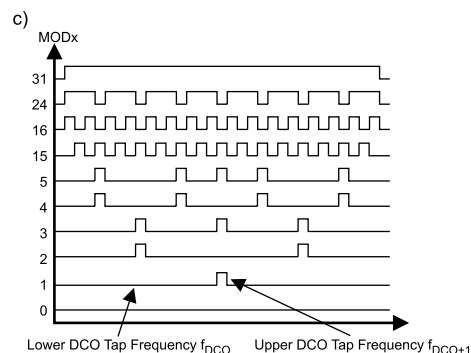
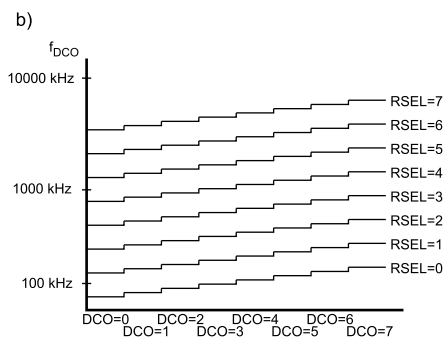
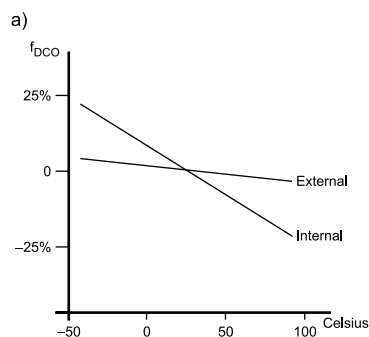
Moduł Basic Clock został wyposażony w mechanizm detekcji błędów oscylatora. Odpowiada za nią analogowy układ monitorujący sygnał LFXT1CLK w trybie HF. Jeśli dostępny, to monitorowany jest również XT2CLK. Sygnał LFXT1CLK w trybie LF nie jest monitorowany.

Błąd oscylatora sygnalizowany jest, gdy jego sygnał zaniknie na czas dłuższy niż 50 μ s. Wówczas to, o ile źródłem sygnału MCLK był LFXT1CLK w trybie HF, automatycznie źródłem sygnału MCLK staje się DCO. Taki stan rzeczy zapobiega zatrzymaniu pracy procesora. Jednocześnie w rejestrze IFG1 ustawiana jest flaga OFIFG. Jeśli w rejestrze IE1, zostały aktywowane przerwania niemaskowalne OFIE, to zgłaszane jest przerwanie.

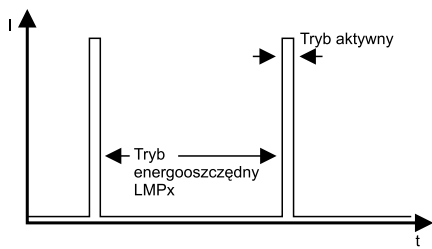
Na płycie CD umieszczono program o nazwie OscillatorFault.eww. Aby go uruchomić należy ustawić JP5 i JP6 w pozycję 2-3 (LFXT1CLK w trybie HF) oraz oczywiście zaprogramować mikrokontroler. Po uruchomieniu dioda D1 będzie zaświecana i gaszona z dużą częstotliwością. Teraz należy odłączyć oscylator wyjmując jedną ze zwerek JP5 lub JP6. Momentalnie dioda, zacznie migotać wolniej. Jest to skutek przełączenia się MCLK z LFXT1CLK (6 MHz) na DCO(ok. 720 kHz). Aby powrócić do poprzedniego stanu, należy usunąć przyczynę błędu oscylatora (JP5 i JP6 w pozycję 2-3). Objawi się to szybkim migotaniem diody.

DCO

DCO (Digitally-Controlled Oscillator) ma możliwość ustalenia częstotliwości przy pomocy rezystora. Na generowaną częstotliwość wpływają również temperatura otoczenia i napięcia zasilania mikrokontrolera. Wahania częstotliwości (w kontekście zmian temperatury – rys. 3a) są mniejsze (0,1% na 1°C), jeśli DCO pracuje z zewnętrznym rezystorem (tab. 1). Jeśli DCO pracuje z wewnętrznym rezystorem, to wahania częstotliwości są dużo większe ($\pm 20\%$ w całym temperaturowym zakresie pracy). Programista posiada możliwość wykonania automatycznej kalibracji DCO, która to jest wręcz niezbędna w przypadku pracy DCO z wewnętrznym re-



Rys. 3.



Rys. 4.

zystorem. Podczas automatycznej kalibracji wykorzystywane są bity RSELx, DCOx, MODx z rejestrów DCOCTL, oraz BSCCTL1. Trzy bity RSELx odpowiadają za wybór jednego z ośmiu zakresów częstotliwości pracy DCO, natomiast bity DCOx dzielą wybrany przez RSELx zakres na osiem podzakresów (rys. 3b). Dodatkowo, gdy przy pomocy DCOx i RSELx wybrana zostanie częstotliwość pracy DCO, to mamy możliwość jej modulacji. Modulacja odbywa się przy pomocy bitów MODx. Działa na zasadzie mieszania częstotliwości DCOx z DCOx+1.

Zgodnie z wyrażeniem $f = (32 - MODx) \times DCOx + MODx \times DCOx + 1$ generowana jest częstotliwość pośrednia pomiędzy DCOx a DCOx+1 (rys. 3c). W przypadku gdy DCOx=7, to modulator nie jest aktywny (brak DCOx=8). Drugim sposobem wyłączenia modulatora jest wyzerowanie bitów MODx.

Program służący do automatycznej kalibracji DCO znajduje się na płycie CD (DCO.eww). Potwierdzenie poprawności działania programu wymaga pomiaru DCO=SMCLK (P1.4, nóżka 25) i upewnieniu się czy zmierzona wartość jest zgodna z ustawioną.

XT2CLK

Trzecim źródłem sygnałów zegarowych w mikrokontrolerach MSP430 serii 1xxx jest sygnał XT2CLK. W przypadku mikrokontrolera MSP430f1232 nie jest on dostępny, a jego funkcję przejmuje LFXT1CLK, jednak „większe” mikrokontrolery (x149,x1611) już go posiadają. Wówczas to, XT2CLK posiada identyczne parametry pracy jak LFXT1CLK w trybie HF i może być źródłem sygnałów zegarowych MCLK i SMCLK. Obecność XT2CLK w układzie mikrokontrolera daje projektantowi większe pole manewru podczas tworzenia aplikacji energooszczędnych. Jeśli XT2CLK nie jest używany, to może on zostać wyłączony (XT2OFF=1 w rejestrze BSCCTL1).

Tryby pracy energooszczędnej

MSP430 jest mikrokontrolerem o niskim poborze prądu i znakomicie nadaje się do zastosowań w aplikacjach energooszczędnych. Poza trybem pracy aktywnej – AM, w którym pobór prądu jest podobny, jak u konkurencji, posiada pięć trybów pracy energooszczędnej LPM0-LPM4. To właśnie tryby pracy LPMx stanowią o sile MSP430 i stawiają te mikrokontrolery na wiodącej pozycji na rynku mikrokontrolerów energooszczędnych. Zestawienie poboru prądu w zależności od wybranego trybu pracy LPMx zawarto w tab. 2.

R _{osc} /P2.5 (1)	Napięcie zasilania	Rezystancja R _{osc} (kΩ)	Częstotliwość pracy (MHz)
		2,85 V	22
100			2,5
220			0,86
470			0,4

(1) RSELx = 4, DCOx=3, MODx=0, Włączenia zewnętrznego rezystora dokonujemy ustawiając bit DCOR w rejestrze BSCCTL2 na wartość jeden.

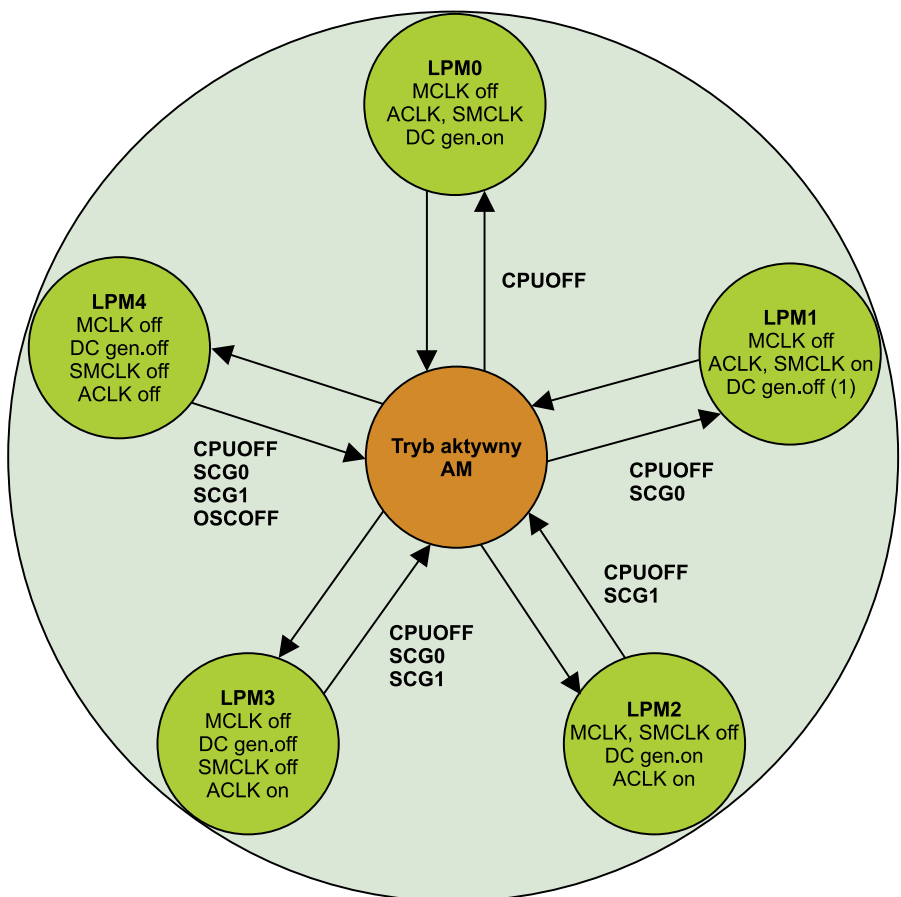
Nazwa trybu	Pobór prądu (1)
Active Mode – AM	300 μA (2)
LPM0	55 μA
LPM1	Zależy od aktywności generatora DCO
LPM2	17 μA
LPM3	1,6 μA
LPM4	0,1 μA

(1) MSP430f1232, T=25°C, Vcc=3 V, ACLK=32768 Hz, MCLK=SMCLK=1 MHz
 (2) pobór prądu w trybie aktywnym wylicza się zgodnie ze wzorem:
 IAM=IAM[1 MHz]×FMCLK[MHz], gdzie IAM–pobór prądu w trybie aktywnym, IAM[1MHz]–pobór prądu w trybie aktywnym przy MCLK=1MHz, FMCLK–aktualna częstotliwość MCLK.

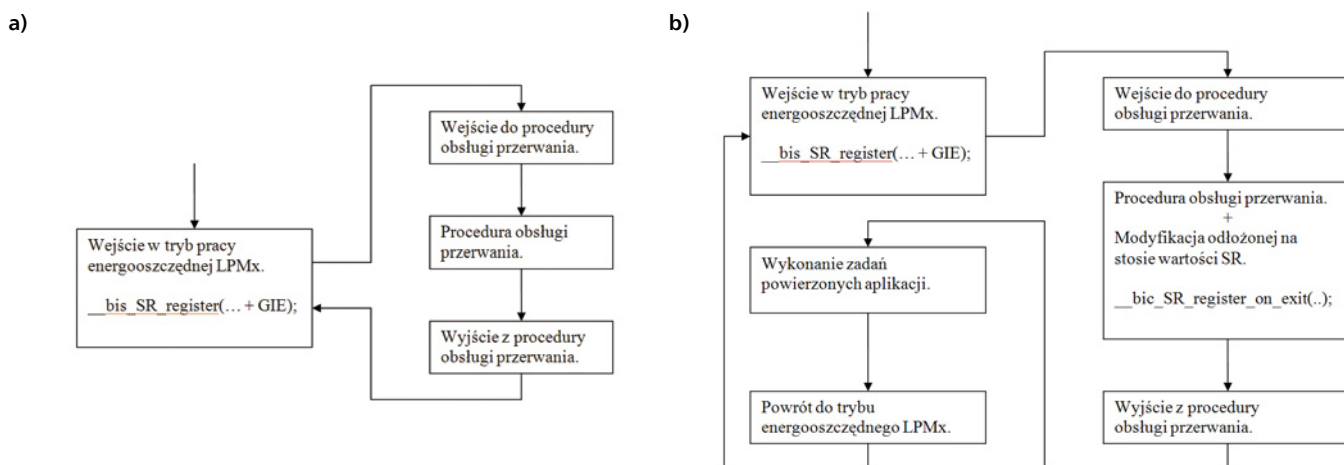
Prawidłowo napisana „energooszczędna aplikacja” powinna funkcjonować zgodnie ze schematem z rys. 4. Mikrokontroler przez większą część swojego czasu pracy powinien pracować w trybie LPMx, następnie przejść do trybu aktywnego AM, możliwie szybko wykonywać zadania i wracać do trybu pracy energooszczędnej.

Przejęcie z trybu aktywnego w tryb energooszczędny oznacza wyłączenie CPU mikrokontrolera (MCLK=0). Dodatkowo mogą zostać

wyłączone sygnały zegarowe SMCLK, ACLK, oraz generator DC. Im więcej sygnałów zegarowych zostanie wyłączonych, tym pobór prądu będzie mniejszy. Sygnały zegarowe oraz generator DC wyłączane są przy pomocy następujących bitów rejestru SR (rys. 5): CPUOFF wyłącza MCLK, SCG1 – SMCLK, OSCOFF – ACLK, a SCG0 generator DC. Nastawy tych bitów można wykonać posługując się zadeklarowaną w pliku nagłówkowym `intrinsics.h` komendą `__bis_SR_register()`. Konfigurując tryb pracy energooszczęd-



Rys. 5.



Rys. 6.

nej LPMx, należy również pamiętać o aktywowaniu przerwań (bit GIE w rejestrze SR). Sygnał przerwania jest niezbędny do „wybudzenia” CPU. Gdy pojawi się, to DCO w czasie krótszym niż 6 μ s uruchamia CPU, które przechodzi do realizacji procedury obsługi, wcześniej zapamiętując na stosie wartość rejestru SR. Przy wejściu do procedury rejestr SR jest automatycznie zerowany. Powoduje to wyłączenie trybu energooszczędnego i przejście do trybu aktywnego AM.

Jednocześnie zerowany jest bit włączający przerwania – GIE, dzięki czemu przerwania zostają wyłączone i CPU nie przyjmuje żadnych żądań obsługi aż do zakończenia bieżącej procedury.

Po zakończeniu procedury obsługi przerwania wartość rejestru SR jest odtwarzana. Tym samym przerwania zostają załączane, a program mikrokontroler powraca do trybu energooszczędnego. Użytkownik może spowodować, aby po powrocie z procedury obsługi przerwania

program nie wracał do trybu energooszczędnego, a kontynuował pracę. Umożliwia to zadeklarowana w pliku nagłówkowym `intrinsics.h` komenda `__bic_SR_register_on_exit()`. Jej działanie polega na modyfikacji zapamiętanej na stosie wartości rejestru SR. Jej działanie ilustruje rys. 6. Przykład demonstrujący użycie trybu energooszczędnego zawiera plik LPM4.eww.

Łukasz Krysiwicz

R E K L A M A

Sterownik akwarium

AVT 980

AVT-Korporacja Sp. z o.o.,
03-197 Warszawa, ul. Leszczynowa 11
tel. 022 257 84 50, fax 022 257 84 55,
e-mail: handlowy@avt.pl

www.sklep.avt.pl