



Cyclone IV

Nowe FPGA firmy Altera



Nowe układy FPGA firmy Altera utrwalają przyjęty kilka lat temu kierunek rozwoju układów programowalnych: są coraz tańsze, pobierają coraz mniej energii, oferują coraz większe zasoby logiczne, mają coraz bogatsze wyposażenie wewnętrzne i coraz bardziej orientują się na aplikacje wymagające bardzo szybkich transceiverów do wymiany danych z otoczeniem. Cyclone IV to na pewno nie układy dla każdej aplikacji, ale z całą pewnością dla każdego konstruktora.

Dodatkowe materiały na CD i FTP:
<ftp://ep.com.pl>, user: 18366, pass: 3scpp470
 • Instrukcja



Rodzina Cyclone IV składa się z dwóch podrodzin różniących się wyposażeniem:

- Cyclone IV E (np. EP4CE15) – przeznaczone do standardowych aplikacji wymagających dużych, standardowych zasobów logicznych, przy jednoczesnej minimalizacji cen układów,
- Cyclone IV GX (np. EP4CGX15) – przeznaczone do stosowania w aplikacjach, w których układ FPGA musi się komunikować z otoczeniem za pomocą szybkich transceiverów (różnicowych lub asymetrycznych).

Obydwie rodziny układów Cyclone IV producent reklamuje jako energetycznie konkurencyjne wobec innych rodzin FPGA dostępnych obecnie na rynku, w tym także niedawno wprowadzonych do sprzedaży

Cyclone III (**rys. 1**). W stosunku do poprzednich rodzin Cyclone, układy Cyclone IV charakteryzują się znacznie większymi zasobami logicznymi (**rys. 2**), o czym może świadczyć porównanie zasobów najmniejszych oferowanych FPGA Cyclone III i Cyclone IV (**tab. 1**, planowana cena EP4CE6 ma być ok. 30% niższa od ceny EP3C5).

O ile możliwości aplikacyjne układów Cyclone IV E nie różnią się radykalnie od innych standardowych układów FPGA, to wyposażenie układów Cyclone IV GX w sprzętowy interfejs PCIe pozwala implementować w nich zaawansowane bloki peryferyjne, komunikujące się z systemem poprzez magistralę PCI Express (**rys. 3**). Dzięki niemu transfer danych pomiędzy peryferiami w FPGA i otoczeniem jest szybki, bezpiecz-

ny, a implementacja interfejsu komunikacyjnego nie pochłania konfigurowalnych zasobów FPGA.

W zależności od potrzeb, komunikację z otoczeniem w układach Cyclone IV GX mogą zapewnić interfejsy komunikacyjne różnego typu (**tab. 2**), które uzupełniają uniwersalne kanały LVDS oraz standardowe linie I/O, które użytkownik może skonfigurować do pracy w trybach: LVTTTL, LVCMOS, PCI, PCI-X, LVDS, mini-LVDS, RSDS, LVPECL, Differential SSTL-15, Differential SSTL-18, Differential SSTL-2, Differential HSTL-12, Differential HSTL-15, Differential HSTL-18, SSTL-15 (I i II), SSTL-18 (I i II), SSTL-2 (I i II), 1.2V HSTL

Tab. 1. Porównanie podstawowych cech najmniejszych układów FPGA z rodzin Cyclone III i Cyclone IV

Parametr	Cyclone III (EP3C5)	Cyclone IV (EP4CE6)
Liczba LE	5136	6272
Liczba bloków M9E	46	30
Pojemność pamięci embedded [kb]	414	270
Liczba multiplikatorów 18x18	23	15
Liczba globalnych linii zegarowych	10	10
Liczba wbudowanych PLL	2	2
Liczba kanałów LVDS	66 (840 Mb/s)	66 (875 Mb/s)

Tab. 2. Maksymalne prędkości transferu danych uzyskiwane przez interfejsy komunikacyjne układów Cyclone IV GX

Protokół	Maksymalna prędkość transferu danych
CPRI	3,072 Gb/s
DP	2,7 Gb/s
Gigabit Ethernet	1,25 Gb/s
PICe	2,5 Gb/s
SATA	3 Gb/s
SerialRapidIO	3,125 Gb/s
VbO	3 Gb/s
XAUI	3,125 Gb/s
SDI 3G	2,97 Gb/s

(I i II), 1.5V HSTL (I i II), 1.8V HSTL (I i II). Jest w czym wybierać, zwłaszcza że bezpośrednio do GPIO układów FPGA można dołączyć pamięci DDR2 SDRAM (200 MHz),

QDRII SRAM (167 MHz) oraz DDR SDRAM (167 MHz).

Na rys. 4 pokazano schemat blokowy jednego kanału szybkiego, konfigurowalnego interfejsu szeregowego (maksymalnie może być ich 8 w układzie Cyclone IV), który można wykorzystać jako bufor I/O interfejsu PICe lub w dowolnej własnej aplikacji. Bloki logiczne wyposażone w szybkie transceivery zawierają także lokalne pętle PLL umożliwiające bezpośrednie taktowanie logiki interfejsów.

Ze względu na znaczne zasoby logiczne, pojemność pamięci konfiguracyjnej w układach Cyclone IV jest duża, wynosi od ok. 4 Mb do blisko 50 Mb. Chcąc zmniejszyć wymaganą pojemność konfiguratorów Flash, producent przewidział możliwość kompresowania plików z opisem konfiguracji, których dekompresją zajmują się specjalne

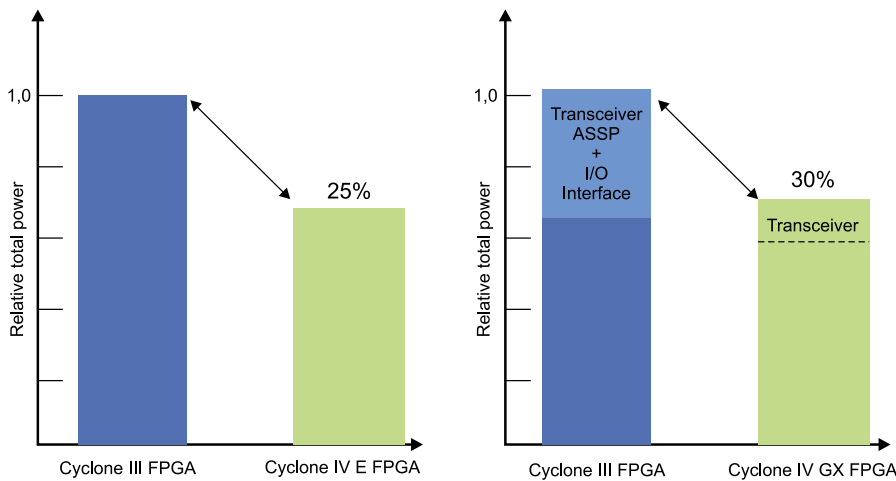


Bezpieczne ale nie zabezpieczone

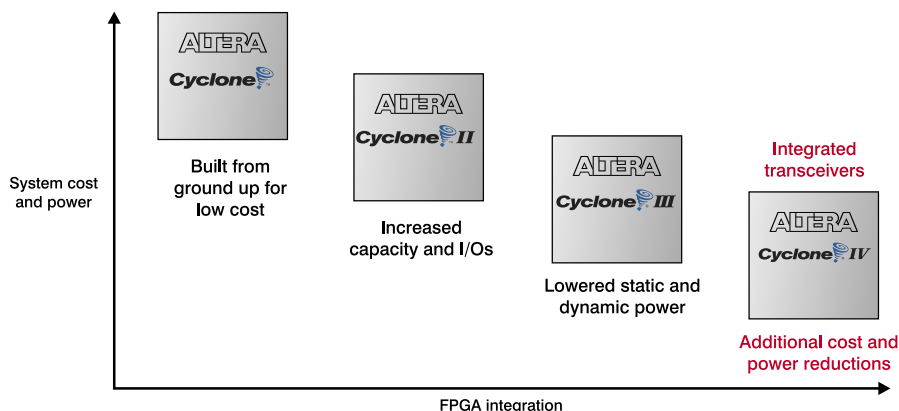
Twórcy układów Cyclone IV przewidzieli możliwość zabezpieczenia pamięci konfiguracyjnej przed błędami wywołanymi zakłóceniami EMC. W tym celu użytkownik może zaimplementować w strukturze FPGA specjalny kontroler 32-bitowej CRC (jak w rodzinie Cyclone III LS). Bezpieczeństwo funkcjonowania układu jest dzięki temu na tyle duże, że układy Cyclone IV mogą być używane w sprzęcie specjalnym, także używanym na wysokościach stratosferycznych.

Jednocześnie zrezygnowano z zabezpieczenia pliku zawierającego opis konfiguracji przed kopiowaniem, co należało do standardowego wyposażenia układów Cyclone II w wersji LS.

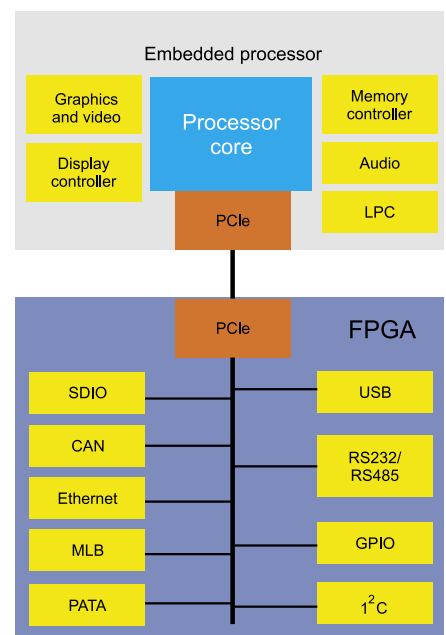
bloki sprzętowe zaimplementowane w interfejsach konfiguracyjnych układów Cyclone IV. Ponieważ parametry prezentowanych układów predestynują je do wymagających aplikacji, producent zastosował w nich zaawansowany mechanizm weryfikacji poprawności konfiguracji, który monitoruje zawartość pamięci konfiguracyjnej (SRAM) podczas pracy układu (po jego skonfigurowaniu). W przypadku wykrycia błędnego stanu choćby jednego bitu w pamięci konfiguracyjnej, układ FPGA może samoczynnie



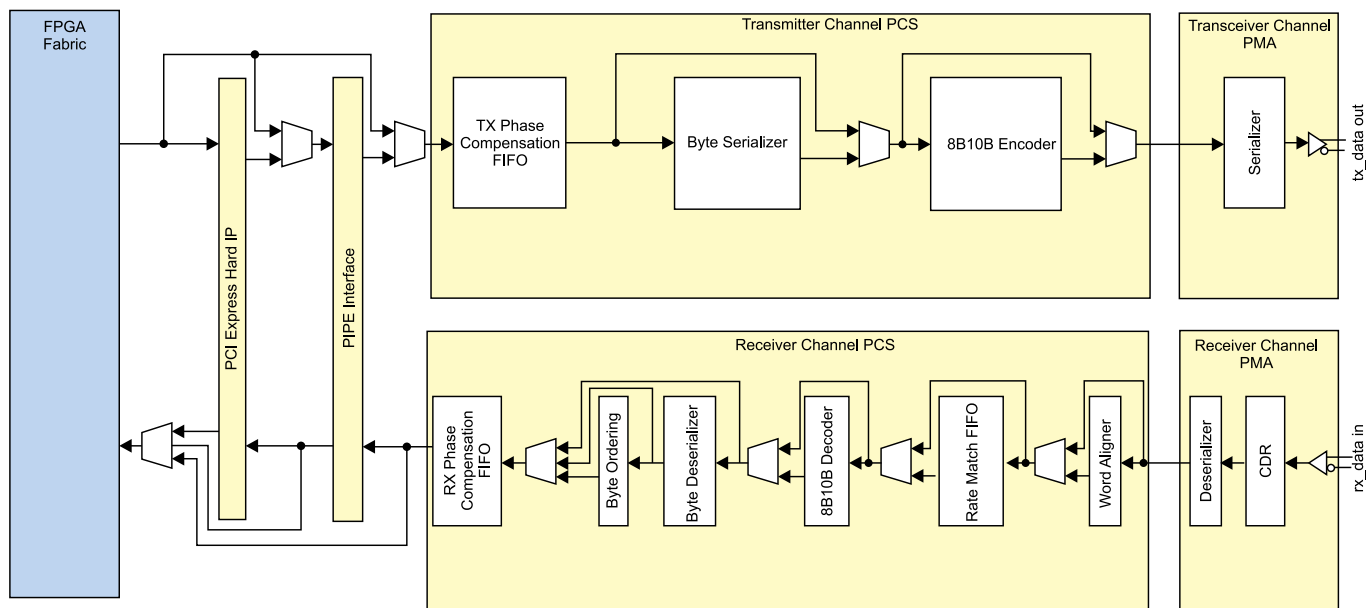
Rys. 1. Uprozczone porównanie układów Cyclone III i Cyclone IV



Rys. 2. Rodzina układów Cyclone i miejsce wyznaczone przez producenta układom Cyclone IV



Rys. 3. Interfejs PCIe wbudowany w układy Cyclone IV GX umożliwia implementowanie w FPGA szybkich systemów peryferyjnych



Rys. 4. Budowa jednego kanału konfigurowanego, szybkiego portu transmisji szeregowej

się rekonfigurować, wykorzystując do tego dane przechowywane w zewnętrznej pamięci nieulotnej.

Pomimo dużych zasobów logicznych i związaną z tym dużą liczbą niezbędnych linii I/O, producent oferuje najmniejsze układy z podrodzin E i GX w łatwych w montażu obudowach EQFP ze 144 wyprowadzeniami (raster wyprowadzeń 0,5 mm). Pozostałe

układy, o większych zasobach logicznych, są dostępne wyłącznie w obudowach BGA.

Podsumowanie

Układy Cyclone IV trudno zaliczyć do opracowań przełomowych, ale zostaną one z całą pewnością docenione przez konstruktorów (dzięki dużym zasobom logicznym i wbudowanym transceiverom szeregowym)

oraz zaopatrzeniowców (dzięki niższym cenom zakupu). Ponieważ w budowie podstawowych komórek logicznych oraz zaimplementowanym w krzemie blokom konfigurowalnych pamięci nie zaszły istotne zmiany, od strony implementacyjnej projektów także niewiele się zmieniło. Rewolucja dopiero nas czeka.

Tomasz Starak

ep.com.pl

Sprawdzić okazję!
Najtańsza z najskuteczniejszych reklama, która naprawdę przyciąga
POZOSTAŁO: 9h 14min 59sek
od 60zł

WORTAL AUTOMATYKI PRZEMYSŁOWEJ
Automatyka OnLine