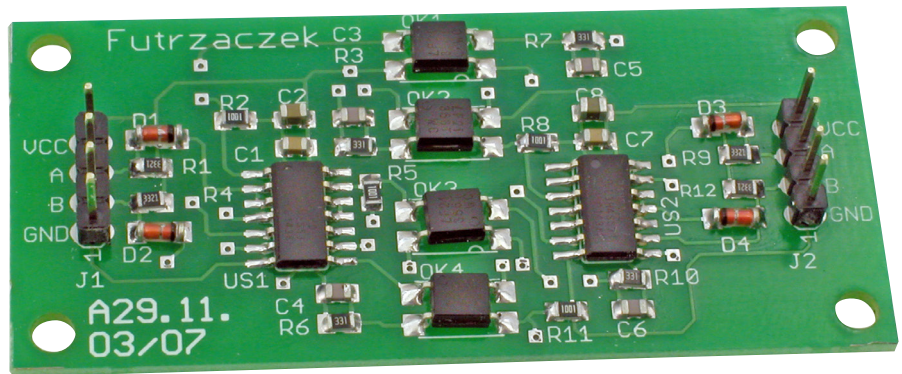


Ekonomiczny optoizolator I²C

Istnieją na rynku gotowe rozwiązania umożliwiające izolację galwaniczną dwóch urządzeń komunikujących się za pomocą magistrali I²C. Niestety, ich cena potrafi być nieakceptowalnie wysoka, zwłaszcza w projektach, w których nie jest kluczowa szybkość transmisji. Prezentowany projekt umożliwia rozwiązanie tego problemu za pomocą bardzo tanich podzespołów.



Dodatkowe materiały do pobrania ze strony www.media.avt.pl

W ofercie AVT* AVT-5673

Wykaz elementów:

RR1, R4, R9, R12: 3,3 kΩ (SMD 0805, opis w tekście)
 R2, R5, R8, R11: 1 kΩ (SMD 0805)
 R3, R6, R7, R10: 330 Ω (SMD 0805)
 C1, C7: 100 nF (SMD 0805)
 C2, C8 10 μF (SMD 0805)
 C3..C6: 100 pF (SMD 0805)
 D1...D4: BAS85
 OK1...OK4: LTV356T
 US1, US2: 74HC14 (S014)
 J1, J2 goldpin męski 4 pin 2,54 mm

Projekty pokrewne na www.media.avt.pl:

AVT-5661 Konwerter USB/RS232 z izolacją galwaniczną (EP 2/2019)
 AVT-5648 Izolowana przejściówka USB/UART (EP 9/2018)
 ---- SPI po „skrętce”, czyli izolator – przedłużacz magistrali SPI (EP 7/2018)
 AVT-1954 Izolator galwaniczny I²C (10 Mb/s) (EP 7/2017)
 AVT-5578 Optoizolowana bramka transmisyjna (EP 4/2017)
 AVT-1733 Dwukanałowy optoizolowany moduł przekaźnikowy (EP 6/2015)
 AVT-1799 Izolator programatora JTAG AVR (EP 5/2014)
 AVT-3091 Optoizolowany konwerter USART<->RS232 (Edw 4/2014)
 AVT-1770 Izolator programatora ISP dla AVR (EP 8/2013)
 AVT-5378 Różnicowa sonda pomiarowa z izolacją galwaniczną (EP 1/2013)
 AVT-1671 Konwerter USB/RS232 z separacją galwaniczną (EP 4/2012)
 AVT-1551 Interfejs RS232 z separacją galwaniczną (EP 11/2009)
 AVT-1542 Konwerter USB z separacją galwaniczną I/O (EP 9/2009)
 AVT-532 Karta wyjść optoizolowanych sterowana przez RS485 (EP 7/2003)
 AVT-1358 Optoizolator dla interfejsu szeregowego (EP 11/2002)

Uwaga! Elektroniczne zestawy do samodzielnego montażu. Wymagana umiejętność lutowania!

Podstawową wersją zestawu jest wersja [B] nazywana potocznie KIT-em (z ang. zestaw). Zestaw w wersji [B] zawiera elementy elektroniczne (w tym [UK] – jeśli występuje w projekcie), które należy samodzielnie wlotować w dołączoną płytkę drukowaną (PCB). Wykaz elementów znajduje się w dokumentacji, która jest podlinkowana w opisie kitu.

Mając na uwadze różne potrzeby naszych klientów, oferujemy dodatkowe wersje:

- wersja [C] – zmontowany, uruchomiony i przetestowany zestaw [B] (elementy wlotowane w płytkę PCB)
- wersja [A] – płytka drukowana bez elementów i dokumentacji Kity, w których występuje układ scalony wymagający zaprogramowania, mają następujące dodatki:
 - wersja [A*] – płytka drukowana [A] + zaprogramowany układ [UK] i dokumentacja
 - wersja [UK] – zaprogramowany układ

Nie każdy zestaw AVT występuje we wszystkich wersjach! Każda wersja ma załączony ten sam plik pdf! Podczas składania zamówienia upewnij się, którą wersję zamawiasz!
<http://sklep.avt.pl>. W przypadku braku dostępności na <http://sklep.avt.pl>, osoby zainteresowane zakupem płytek drukowanych (PCB) prosimy o kontakt via e-mail: kity@avt.pl.

Magistrala I²C jest złożona z dwóch linii: danych SDA i zegarowej SCL. W stanie spoczynku panuje na nich napięcie zapewniające przez rezystory podciągające. Poziomym aktywnym jest zwarcie do masy wymuszane przez urządzenie kontrolujące transmisję za pomocą wyjścia typu otwarty dren. Przenosząc tę transmisję do medium innego niż przewód elektryczny (tutaj jest nim światło wewnątrz transoptorów), trzeba rozpoznawać, która strona wymusza poziom niski. Bez tego zabezpieczenia układ mógłby się „zatrzasnąć” na zasadzie: po stronie A jest poziom niski, więc przesyła go na stronę B, po stronie B jest poziom niski, więc transmituje go na stronę A itd. Było to najtrudniejszym zagadnieniem podczas realizacji niniejszego projektu.

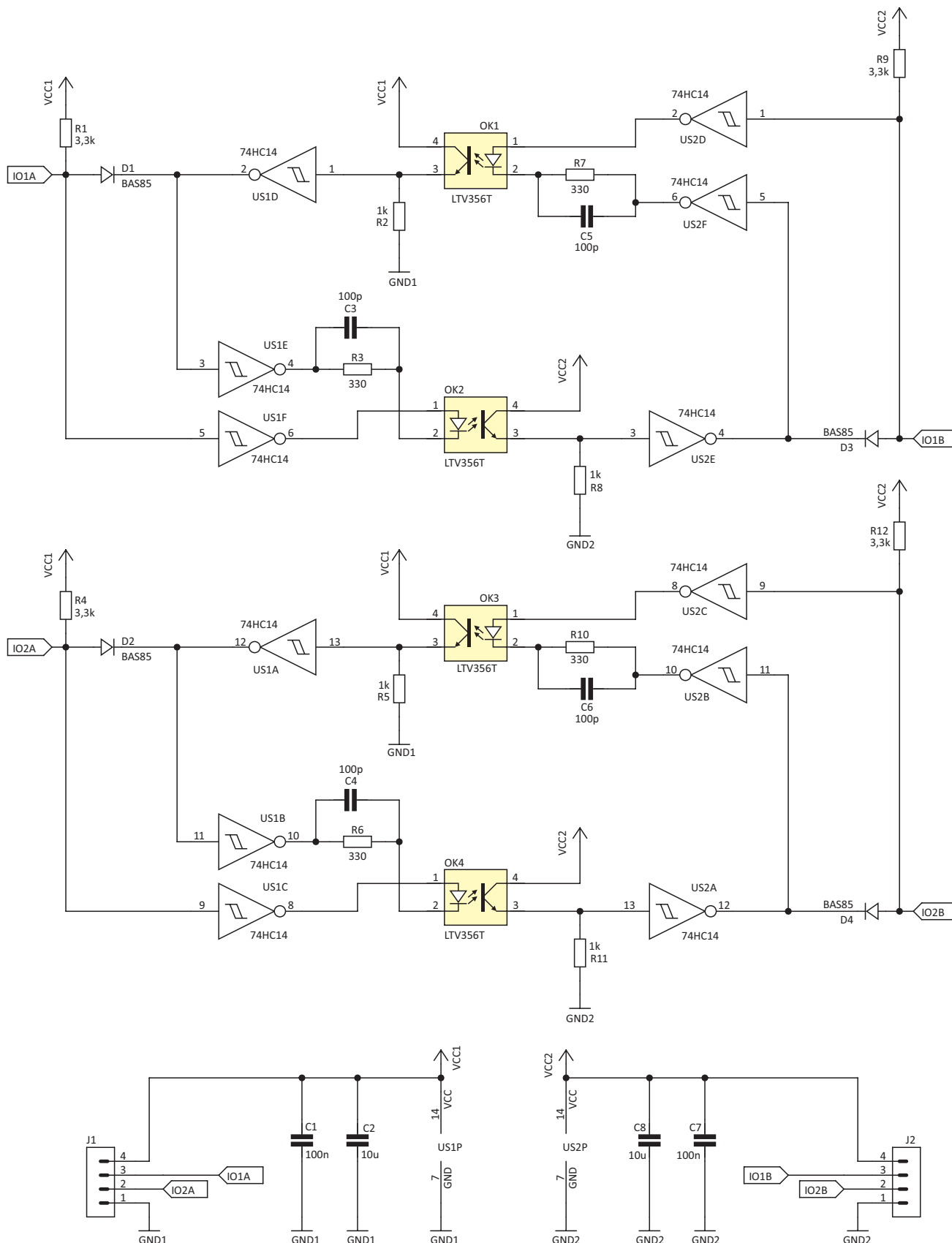
Schemat ideowy optoizolatora pokazano na **rysunku 1**. W jego ramach są dostępne dwa dwukierunkowe zespoły nadawczo-odbiorcze. Ponieważ są identyczne, zostanie omówiony tylko jeden z nich – górny. Na potrzeby analizy założymy najpierw, że na obu zaciskach (wejściowym i wyjściowym) panuje poziom wysoki. Bramki US1F i US2D podają na anody diod nadawczych potencjał bliski zeru, więc będą one z całą pewnością zatkane, niezależnie od poziomu logicznego zapewnianego przez wyjście drugiej bramki sterującej. Transzystory odbiorcze w transoptorach nie przewodzą, więc na wejściach bramek US1D i US2E jest poziom niski. Diody D1 i D2 są spolaryzowane w kierunku zaporowym, ponieważ ich katody są na potencjale wysokim.

Jeżeli lewy zacisk (IO1A) zostanie zwarty do masy, to anoda diody w transoptorze OK2 znajdzie się na potencjale dodatnim. Spowoduje to, kolejno:

- zaświecenie diody w OK2,
- załączenie tranzystora odbiorczego,
- wzrost potencjału wejścia bramki US2E,
- spadek potencjału wyjścia tej bramki.

Efektom jest spadek potencjału na wprowadzeniu IO1B. Potencjały wejść bramek US2F i US2D, dotychczas wysokie, niemal jednocześnie staną się niskie, więc dioda transoptora OK1 nadal nie będzie świeciła. Stan logiczny na wyjściach bramek US1D i US1E nadal jest taki sam, ponieważ w transoptorze OK1 nic się nie zmieniło. Gdyby w tym momencie został zwarty do masy również lewy zacisk – IO1B – to w obwodzie nic się nie zmieni: transoptor OK1 został już wcześniej „zablokowany” sygnałem nadchodzącym z lewej strony. Znikł stan niskiego na lewym zacisku, tj. IO1A, wyłączy diodę nadawczą w OK1 i zatka fototranzystor. Potencjał wejścia bramki US2E spadnie, przez co dioda D3 zostanie zatkana i na prawym zacisku wystąpi wysoki poziom napięcia. Analiza zachowania układu dla zbocza opadającego przenoszonego ze strony prawej na lewą wygląda identycznie, ponieważ jest on symetryczny.

Układ izolatora zmontowano na dwustronnej płytce drukowanej o wymiarach 66 mm×30 mm, której schemat montażowy pokazano na **rysunku 2**. Montaż nie wymaga zastosowania specjalnej kolejności poza tym, aby złącza J1 i J2 zostawić na koniec. Prawidłowo zmontowany moduł nie wymaga żadnych czynności uruchomieniowych i jest od razu gotowy do pracy. Należy pamiętać o zapewnieniu zasilania dla obu stron optoizolatora. Średni pobór prądu w czasie transmisji wynosi ok. 9 mA przy zasilaniu napięciem 5 V. Niższe napięcie



Rysunek 1. Schemat ideowy optoizolatora magistrali I²C

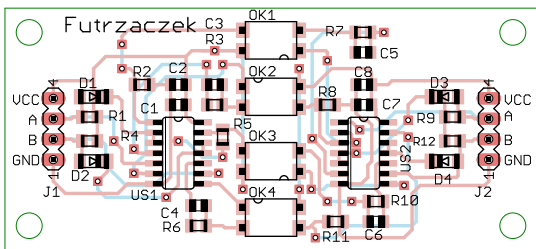
zasilania również powinno być akceptowane, chociaż tego nie sprawdzałem.

Pomiary

Postanowiłem sprawdzić, jakie są możliwości tego układu i co je ogranicza. Posłużyła do tego płytka Arduino Uno

z mikrokontrolerem Atmega328 oraz pamięć EEPROM typu 24C04, z której cyklicznie odczytywałem zapisaną wcześniej wartość. Napięcie zasilające wynosiło 5 V. Najwyższa częstotliwość zegarowa linii SCL wynosiła według obliczeń 19,607 kHz, co wynika z ustawionej wartości TWBR=100, bitu

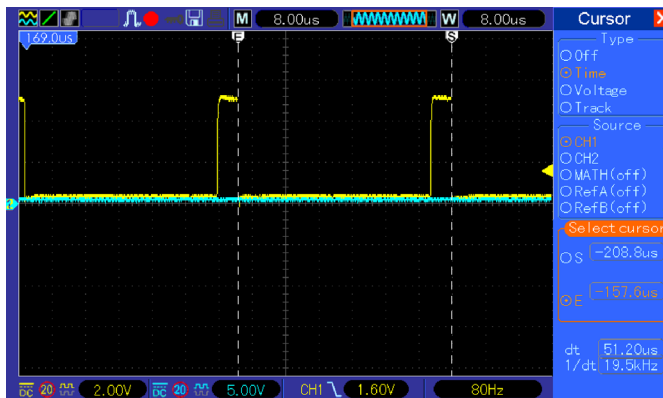
TWPS0=1 i częstotliwości rezonatora kwarcowego 16 MHz. Na **rysunku 3** pokazano oscylogram sygnału SCL za optoizolatorem, po stronie pamięci EEPROM. Częstotliwość obliczona z odwrotności okresu wyniosła 19,5 kHz, więc można te wyniki uznać za zbliżone. Pomiaru dokonano na zbroczu



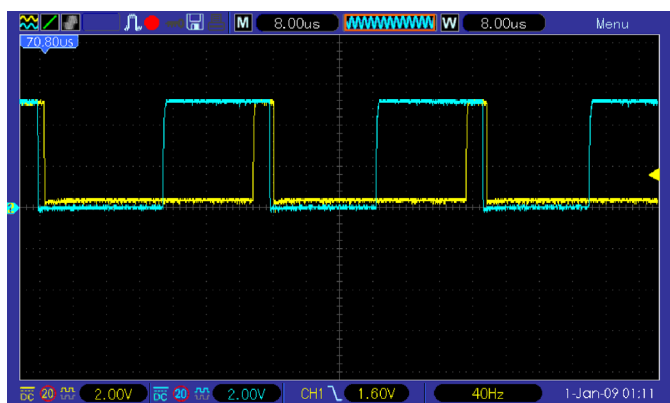
Rysunek 2. Wzór ścieżek oraz schemat montażowy płytki izolatora magistrali I²C

opadającym, ponieważ jest znacznie szybsze od narastającego.

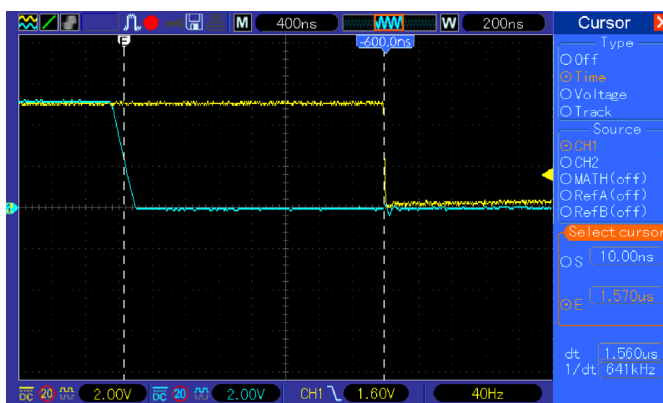
Przyczyny zwiężenia impulsów można upatrywać w relatywnie długim czasie reakcji



Rysunek 3. Przebieg czasowy napięcia na linii SCL po przejściu przez optoizolator



Rysunek 4. Sygnał linii SCL wchodzący na optoizolator (niebieski) i wychodzący z niego (żółty)



Rysunek 5. Zbliżenie na zbocze opadające sygnałów: wejściowego (niebieski) i wyjściowego (żółty)

użytych transoptorów. Przy częstotliwości 19,5 kHz okres wynosi ok. 51 μ s, więc poziom wysoki powinien trwać ok. 25 μ s, tymczasem jest to ok. 6 μ s. Bramki logiczne z serii HC mają czas propagacji rzędu 40 ns lub mniej, więc opóźnienie przez nie wnoszone można pominąć. Na **rysunku 4** zamieszczono sygnały (wejściowy i wyjściowy) zestawione razem. Oprócz skrócenia czasu trwania impulsu można tu dostrzec również opóźnienie jego wyłączenia. **Rysunek 5** przedstawia zbliżenie na zbocze opadające. Według pomiaru kursorami wartość tego opóźnienia to 1,56 μ s.

Kluczowe parametry transoptorów LTV356T deklarowane przez producenta podaje tabela z **rysunku 6**. Za najistotniejszy można uznać czas reakcji, zarówno na zbocze narastające, jak i opadające, który może sięgać aż 18 μ s. Dochodzi do tego również pojemność wejściowa diody nadawczej, która może wynosić nawet 250 pF. Najbardziej „poszkodowane” jest zbocze narastające, więc można tutaj podejrzewać tranzystor transoptora o relatywnie długim czasie wychodzenia z nasycenia, co jest typową przypadłością tranzystorów bipolarnych. Mając na uwadze powyższe, należy przyjąć, że poprawa szybkości działania układu może odbyć się dopiero po wymianie transoptorów na szybsze (np. z fotodiodami) lub całkowitej zmianie topologii układu, która uniemożliwi

	PARAMETER	SYMBOL	MIN.	TYP.	MAX.	UNIT	CONDITIONS
INPUT	Forward Voltage	V_F	—	1.2	1.4	V	$I_F=20mA$
	Reverse Current	I_R	—	—	10	μA	$V_R=4V$
	Terminal Capacitance	C_t	—	30	250	pF	$V=0, f=1KHz$
OUTPUT	Collector Dark Current	I_{CBO}	—	—	100	nA	$V_{CE}=20V, I_E=0$
	Collector-Emitter Breakdown Voltage	BV_{CEO}	80	—	—	V	$I_C=0.1mA, I_E=0$
	Emitter-Collector Breakdown Voltage	BV_{ECO}	6	—	—	V	$I_E=10\mu A, I_C=0$
TRANSFER CHARACTERISTICS	Collector Current	I_C	2.5	—	30	mA	$I_F=5mA, V_{CE}=5V$
	*1 Current Transfer Ratio	CTR	50	—	600	%	
	Collector-Emitter Saturation Voltage	$V_{CE(sat)}$	—	—	0.2	V	$I_F=20mA, I_C=1mA$
	Isolation Resistance	R_{iso}	5×10^{10}	1×10^{11}	—	Ω	DC500V 40 ~ 60% R.H.
	Floating Capacitance	C_f	—	0.6	1	pF	$V=0, f=1MHz$
	Response Time (Rise)	t_r	—	4	18	μs	$V_{CE}=2V, I_C=2mA, R_L=100\Omega$
Response Time (Fall)	t_f	—	3	18	μs		

Rysunek 6. Wybrane parametry transoptorów LTV356T (źródło: nota katalogowa firmy Liteon)

tranzystorom transoptorów nasycanie się. Jednak w zastosowaniach niewymagających szybkiej transmisji, nawet uzyskana w testach częstotliwość 19,5 kHz jest zupełnie wystarczająca. Oczywiście, zależy ona od właściwości konkretnych egzemplarzy transoptorów, ze względu na silne rozrzuty

ich parametrów, dlatego uzyskana prędkość maksymalna może nieco się różnić.

Jeżeli w budowanych systemie znajdują się już rezystory podciągające dla magistrali I²C, wówczas elementów R1, R4, R9 i R12 można nie montować.

Michał Kurzela, EP